

富士スイッチング電源制御用 I C

DC/DC 制御 IC

FA7711V

Application Note

'10-06
富士電機システムズ(株)

ご 注 意

- 1.この資料の内容(製品の仕様、特性、データ、材料、構造など)は2010年6月現在のものです。
この内容は製品の仕様変更のため、または他の理由により事前の予告なく変更されることがあります。
この資料に記載されている製品を使用される場合には、その製品の最新版の仕様書を入手して、データを確認してください。
- 2.本資料に記載してある応用例は、富士電機製品を使用した代表的な応用例を説明するものであり、本資料によって工業所有権、その他権利の実施に対する保証または実施権の許諾を行うものではありません。
- 3.富士電機システムズ(株)は絶えず製品の品質と信頼性の向上に努めています。しかし、半導体製品はある確率で故障する可能性があります。
富士電機製半導体製品の故障が、結果として人身事故、火災等による財産に対する損害や、社会的な損害を起こさぬように冗長設計、延焼防止設計、誤動作防止設計など安全確保のための手段を講じてください。
- 4.本資料に記載している製品は、普通の信頼度が要求される下記のような電子機器や電気機器に使用されることを意図して造られています。
 - ・コンピュータ ・OA 機器 ・通信機器(端末) ・計測機器 ・工作機械
 - ・オーディオビジュアル機器 ・家庭用電気製品 ・パーソナル機器 ・産業用ロボット
など
- 5.本資料に記載の製品を、下記のような特に高い信頼度を持つ必要がある機器に使用をご予定のお客様は、事前に富士電機システムズ(株)へ必ず連絡の上、了解を得てください。この資料の製品をこれらの機器に使用するには、そこに組み込まれた富士電機製半導体製品が故障しても、機器が誤動作しないように、バックアップ・システムなど、安全維持のための適切な手段を講じる必要があります。
 - ・輸送機器(車載、船用など) ・幹線用通信機器 ・交通信号機器
 - ・ガス漏れ検知及び遮断機 ・防災/防犯装置 ・安全確保のための各種装置
- 6.極めて高い信頼性を要求される下記のような機器には、本資料に記載の製品を使用しないでください。
 - ・宇宙機器 ・航空機搭載用機器 ・原子力制御機器 ・海底中継機器 ・医療機器
- 7.本資料の一部または全部の転載複製については、文書による当社の承諾が必要です。
- 8.本資料の内容にご不明の点がありましたら、製品を使用する前に富士電機システムズ(株)または、その販売店へ質問してください。本注意書きの指示に従わないために生じたいかなる損害も富士電機システムズ(株)とその販売店は責任を負うものではありません。

目次

1. 概要	4
2. 特長	4
3. 外形図	4
4. ブロック図	5
5. 端子機能の説明	5
6. 定格と特性	6~9
7. 特性曲線	10~14
8. 各ブロックの動作説明	15~17
9. 設計上のアドバイス	18~23
10. 応用回路例	24

注)

- ・本資料の内容は、改良などのために予告無く変更することがあります。
- ・本資料に記載されている応用回路例や部品定数は、設計の補助を目的とするものであり、部品バラツキや使用条件を十分に考慮したものではありません。ご使用にあたっては、これら部品バラツキや使用条件を考慮した設計をお願いします。

1. 概要

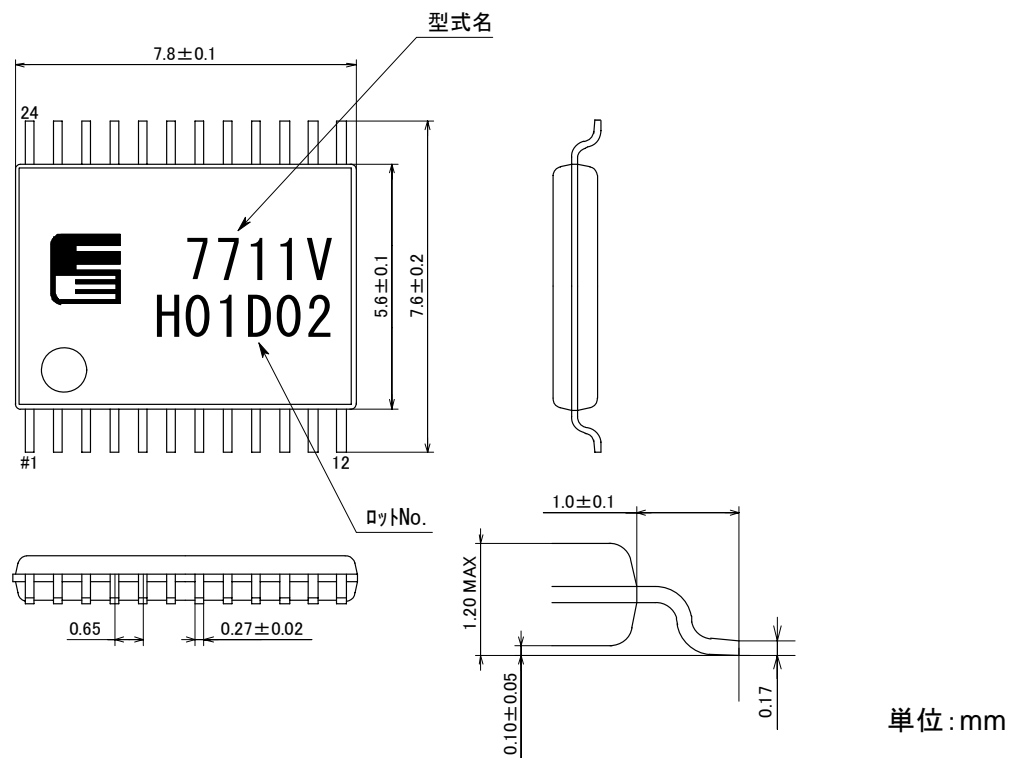
FA7711Vは、大容量パワーMOSFETを直接駆動できる3ch出力のPWM型DC-DCコンバータ制御用ICです。

高耐圧 CMOS デバイスを採用し、低消費電力化を実現しています。また、パッケージの小型・薄型化(1.2mm max)、及び高周波化(~800kHz)により超小型DC-DCコンバータ用途に最適です。更に直接駆動するMOSFETのPch及びNchを自由に選ぶことができ、降圧、昇圧、極性反転、フライバックのあらゆる回路構成のDC-DCコンバータが可能です。

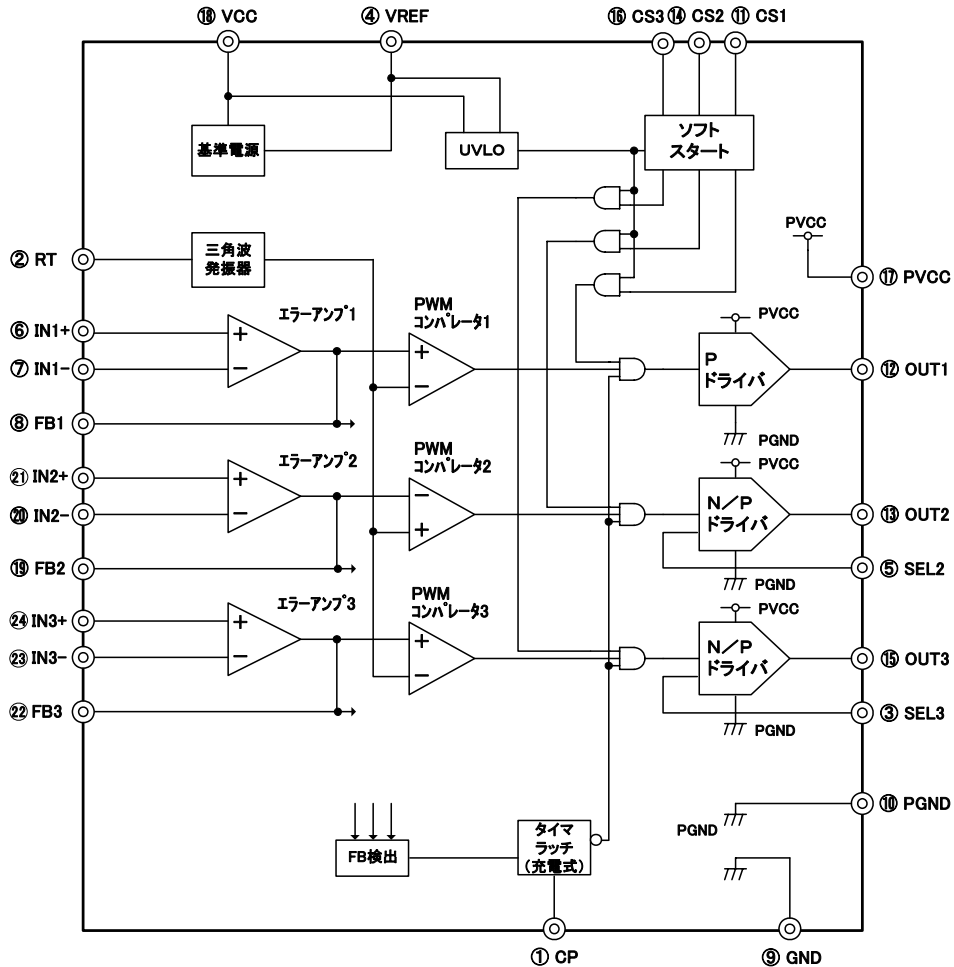
2. 特長

- ・大容量パワーMOSFET(Ciss=2000pF程度)直接駆動可能
- ・外付けMOSFETのP/Nch駆動切替え可能(ch2, 3のみ)
- ・CMOSプロセスにより低消費電流化 動作時:7mA(typ.)
- ・3chのPWM制御IC
- ・高周波動作が可能(200kHz~800kHz)
- ・タイミング抵抗のみで動作周波数設定
- ・チャンネル毎のソフトスタートの設定が可能
- ・チャンネル毎に最大デューティ制限の設定が可能
- ・低電圧誤動作防止機能内蔵
- ・高精度基準電圧 VREF:3.7V±1%
- ・タイマラッチ方式の出力短絡保護回路内蔵
- ・小型・薄型パッケージ:TSSOP-24

3. 外形図



4. ブロック図



5. 端子機能の説明

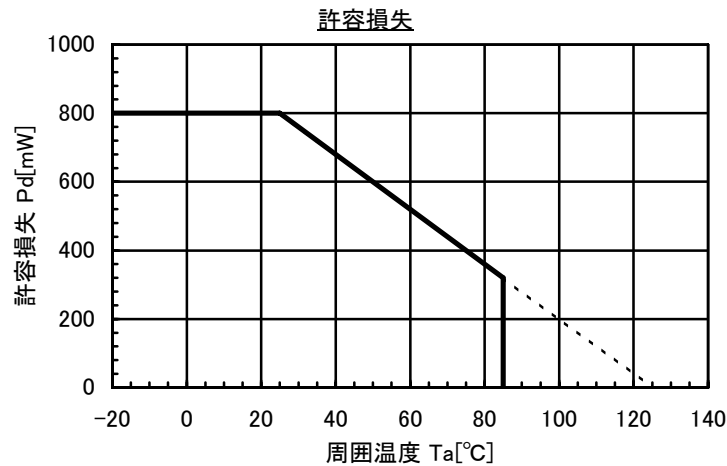
番号	端子名	機能	機能説明
1	CP	タイマラッチ短絡保護	ラッチ停止動作させる端子, コンデンサを接続
2	RT	発振器タイミング抵抗	発振周波数の決定, 抵抗を接続
3	SEL3	OUT3 N/P駆動セレクト	OUT3の駆動素子の切替えを行う
4	VREF	基準電圧	3.7Vの基準電圧, コンデンサを接続
5	SEL2	OUT2 N/P駆動セレクト	OUT2の駆動素子の切替えを行う
6	IN1+	ch1 エラーアンプ 非反転入力	ch1のエラーアンプの非反転入力
7	IN1-	ch1 エラーアンプ 反転入力	ch1のエラーアンプの反転入力
8	FB1	ch1 エラーアンプ 出力	ch1のPWMコンパレータ入力でPWM制御入力
9	GND	接地 (制御系)	制御系の電源グラウンド
10	PGND	接地 (パワー系)	パワー系の電源グラウンド
11	CS1	ch1 ソフトスタート	ch1のソフトスタート及び最大デューティ設定用端子
12	OUT1	ch1 出力	ch1の外部素子を駆動するための端子(プッシュプル構成)
13	OUT2	ch2 出力	ch2の外部素子を駆動するための端子(プッシュプル構成)
14	CS2	ch2 ソフトスタート	ch2のソフトスタート及び最大デューティ設定用端子
15	OUT3	ch3 出力	ch3の外部素子を駆動するための端子(プッシュプル構成)
16	CS3	ch3 ソフトスタート	ch3のソフトスタート及び最大デューティ設定用端子
17	PVCC	電源 (パワー系)	ICを動作させるための電源(パワー系)
18	VCC	電源 (制御系)	ICを動作させるための電源(制御系)
19	FB2	ch2 エラーアンプ 出力	ch2のPWMコンパレータ入力でPWM制御入力
20	IN2-	ch2 エラーアンプ 反転入力	ch2のエラーアンプの反転入力
21	IN2+	ch2 エラーアンプ 非反転入力	ch2のエラーアンプの非反転入力
22	FB3	ch3 エラーアンプ 出力	ch3のPWMコンパレータ入力でPWM制御入力
23	IN3-	ch3 エラーアンプ 反転入力	ch3のエラーアンプの反転入力
24	IN3+	ch3 エラーアンプ 非反転入力	ch3のエラーアンプの非反転入力

6. 定格と特性 ※ジャンクション温度, 動作周囲温度, 保存温度以外の項目は+25°Cにおける数値

(1)絶対最大定格

項目	記号	条件	定格値	単位
電源(VCC,PVCC端子)電圧	V _{CC}		30	V
SEL2,SEL3端子印加電圧	V _{SEL}		-0.3~5.0	V
FB1,IN1-,IN1+,FB2,IN2-,IN2+,FB3,IN3-,IN3+端子印加電圧	V _{EA_IN}		-0.3~5.0	V
CS1,CS2,CS3,CP,RT,VREF端子印加電圧	V _{CTR_IN}		-0.3~5.0	V
OUT1/2/3 出カソース電流(ピーク)	I _{OUT-}		-800	mA
出カシンク電流(ピーク)	I _{OUT+}		+800	mA
OUT1/2/3 出カソース電流(連続)	I _{OUT-}		-50	mA
出カシンク電流(連続)	I _{OUT+}		+50	mA
許容損失 *1	P _d	T _a ≤ 25°C	800	mW
ジャンクション温度	T _j		+125	°C
動作周囲温度	T _{OPR}		-20~+85	°C
保存温度	T _{STG}		-40~+125	°C

*1: 40mm × 80mm × 1.6mm のガラスエポキシ基板に実装状態。T_a ≥ 25°Cでは熱低減率 8mW/°C。



注) 本 IC のご使用の際には T_j=125°C以下である上記熱特性の範囲内でご使用ください。

また、実際のご使用にあたってはケース温度実測などにより T_j=125°C以下であることをご確認ください。

熱抵抗 θ_{j-c}(ジャンクション-ケース)=70°C/W (40mm × 80mm × 1.6mm ガラスエポキシ基板実装状態)

(2)推奨動作条件

項目	記号	条件	MIN	TYP	MAX	単位
電源(VCC端子)電圧	V _{CC}		4.5	—	28	V
電源(PVCC端子)電圧 *2	V _{PCC}		4.5	—	28	V
CS1,CS2,CS3,CP端子印加電圧	V _{CTR_IN}		0.0	—	4.1	V
SEL2,SEL3端子印加電圧	V _{SEL_IN}		0.0	—	4.1	V
IN1-,IN1+,IN2-,IN2+,IN3-,IN3+端子印加電圧	V _{EA_IN}		0.0	—	4.1	V
三角波発振器周波数	f _{OSC}		200	—	800	kHz
VREF端子コンデンサ容量	C _{REF}		1.0	—	4.7	μF
VCC端子バイパスコンデンサ容量	C _{VCC}		1.0	—	—	μF
PVCC端子バイパスコンデンサ容量	C _{PVCC}		1.0	—	—	μF
CS1,CS3端子コンデンサ容量	C _{CS1}	CS1/3- GND間接続	0.1	—	—	μF
CS2端子コンデンサ容量	C _{CS2}	CS2- VREF間接続	0.1	—	—	μF
CP端子コンデンサ容量	C _{CP}	CP- GND間接続	0.01	—	—	μF

*2: VCC 端子と PVCC 端子は同一電圧を印加してください。

(3) 電気的特性

- ・特記なき場合 $V_{CC}=12V$, $C_{REF}=1.0\mu F$, $R_T=9.0k\Omega$ (周波数560kHz相当), $T_a=+25^\circ C$ における特性値を記載しています。
- ・入力安定度は $V_{CC}=4.5V$ の状態に対する $V_{CC}=15V$ の状態の変動を表しています。

(1) 基準電源 (VREF端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
基準電圧	V_{REF}		3.663	3.700	3.737	V
入力安定度	V_{REF_LINE}	$V_{CC}=4.5\sim 28V, I_{REF}=0mA$	—	± 8	± 25	mV
負荷安定度	V_{REF_LOAD}	$I_{REF}=0\sim 7mA, V_{CC}=8V\sim 28V$	- 20	- 5		mV
		$I_{REF}=0\sim 1mA, V_{CC}=4.5V\sim 8V$		- 5		
出力温度変動率	V_{REF_TC1}	$T_a=-20\sim +85^\circ C$		± 0.5		%

(2) 三角波発振器 (RT端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
発振周波数	f_{OSC}	$R_T=9.0k\Omega$	500	560	620	kHz
入力安定度	f_{OSC_LINE}	$V_{CC}=4.5\sim 28V$	—	± 1	± 5	%
周波数温度変動率	f_{OSC_TC1}	$T_a=-20\sim +85^\circ C$		± 3		%

(3) 誤差増幅器 (IN1+, IN1-, FB1, IN2+, IN2-, FB2, IN3+, IN3-, FB3端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
入力オフセット電圧	V_{OFFSET}	$V_{IN+}=1.8V, IN+ - IN-$ 間	—	—	± 10	mV
入力オフセット入力安定度	V_{OFF_LINE}	$V_{CC}=4.5\sim 15V$		0		mV
入力端子入力電流	I_{IN}	$V_{IN}=0.0\sim 5V$		0		μA
同相入力電圧範囲	V_{COM}		0.5		2.7	V
開ループ利得	A_{VO}			70		dB
単一利得帯域幅	f_t			1.5		MHz
出力シンク電流	I_{SIFB}	$V_{FB}=0.5V, V_{IN-}=V_{REF}, V_{IN+}=1.8V$	1.9	2.7	3.5	mA
出力ソース電流	I_{SOFB}	$V_{FB}=V_{REF}-0.5V, V_{IN-}=0V, V_{IN+}=1.8V$	- 280	- 185	- 90	μA

(4) ソフトスタート部 (CS1, CS2, CS3端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
CS3 スレッシュホールド電圧 (OUT3 N駆動)	$V_{CS3D20N}$	$D_{UTY3}=20\%, V_{FB3}=2.8V$	1.4	1.5	1.6	V
	$V_{CS3D80N}$	$D_{UTY3}=80\%, V_{FB3}=2.8V$	2.0	2.1	2.2	V
CS1/3 スレッシュホールド電圧 (OUT1/3 P駆動)	$V_{CS1/3D0P}$	$D_{UTY1/3}=20\%, V_{FB1/3}=2.8V$	1.4	1.5	1.6	V
	$V_{CS1/3D20P}$	$D_{UTY1/3}=80\%, V_{FB1/3}=2.8V$	2.0	2.1	2.2	V
CS2 スレッシュホールド電圧 (OUT2 N駆動)	$V_{CS2D20N}$	$D_{UTY2}=20\%, V_{FB2}=0.8V$	2.0	2.1	2.2	V
	$V_{CS2D80N}$	$D_{UTY2}=80\%, V_{FB2}=0.8V$	1.4	1.5	1.6	V
CS2 スレッシュホールド電圧 (OUT2 P駆動)	$V_{CS2D20P}$	$D_{UTY2}=20\%, V_{FB2}=0.8V$	2.0	2.1	2.2	V
	$V_{CS2D80P}$	$D_{UTY2}=80\%, V_{FB2}=0.8V$	1.4	1.5	1.6	V

(5)パルス幅変調(PWM)回路部(FB1, FB2, FB3端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
FB3 スレッシュホルト [*] 電圧 (OUT3 N駆動)	V _{FB3D20N}	D _{UTY3} =20%, V _{CS3} =V _{REF}		1.5		V
	V _{FB3D80N}	D _{UTY3} =80%, V _{CS3} =V _{REF}		2.1		V
FB1/3 スレッシュホルト [*] 電圧 (OUT1/3 P駆動)	V _{FB1/3D20P}	D _{UTY1/3} =20%, V _{CS1/3} =V _{REF}		1.5		V
	V _{FB1/3D80P}	D _{UTY1/3} =80%, V _{CS1/3} =V _{REF}		2.1		V
FB2 スレッシュホルト [*] 電圧 (OUT2 N駆動)	V _{FB2D20N}	D _{UTY2} =20%, V _{CS2} =0V		2.1		V
	V _{FB2D80N}	D _{UTY2} =80%, V _{CS2} =0V		1.5		V
FB2 スレッシュホルト [*] 電圧 (OUT2 P駆動)	V _{FB2D20P}	D _{UTY2} =20%, V _{CS2} =0V		2.1		V
	V _{FB2D80P}	D _{UTY2} =80%, V _{CS2} =0V		1.5		V

(6) 低電圧誤動作防止回路(VCC端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
電圧検出スレッシュホルト [*] ON電圧	V _{UVLOON}		2.6	3.3	4.0	V
電圧検出ヒステリシス	V _{UVLOHYS}			0.1		V

(7) タイマラッチ部(CP端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
FB1タイマラッチ 検出スレッシュホルト [*] 電圧	V _{THFB1ON}	※7-1	2.8	3.0	3.2	V
FB2タイマラッチ 検出スレッシュホルト [*] 電圧	V _{THFB2ON}	※7-2	0.4	0.6	0.8	V
FB3タイマラッチ 検出スレッシュホルト [*] 電圧	V _{THFB3ON}	※7-3	2.8	3.0	3.2	V
CP充電ソース電流	I _{CP}	V _{CP} =0.5V, V _{FB1} =V _{REF} -0.5V	-3.5	-2.5	-1.5	μA
CPタイマラッチ 検出スレッシュホルト [*] 電圧	V _{THCPON}		2.8	3.0	3.2	V

※7-1: FB1電圧がこのスレッシュ電圧以上でCP端子の電流源が動作します。

※7-2: FB2電圧がこのスレッシュ電圧以下でCP端子の電流源が動作します。

※7-3: FB3電圧がこのスレッシュ電圧以上でCP端子の電流源が動作します。

(8) 出力部(OUT1, OUT2, OUT3, SEL2, SEL3端子)						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
出力Hレベルオン抵抗	R _{ONHI}	I _{OUT} =- 100mA		3	5	Ω
出力Lレベルオン抵抗	R _{ONLO}	I _{OUT} =+100mA		3	5	Ω
Pドライブ立上がり時間	t _{RISEP}	VCC- OUT間7Ω+2000pF接続 ※8-1		30		ns
Pドライブ立下がり時間	t _{FALLP}			30		
Nドライブ立上がり時間	t _{RISEN}	OUT- GND間7Ω+2000pF接続 ※8-2		30		ns
Nドライブ立下がり時間	t _{FALLN}			30		
SEL2/3 Nドライブ設定電圧	V _{SELN}		0.0	—	0.35	V
SEL2/3 Pドライブ設定電圧	V _{SELP}		V _{REF} - 0.35	—	V _{REF}	V

※8-1立上がり時間は振幅の10~50%の時間です。

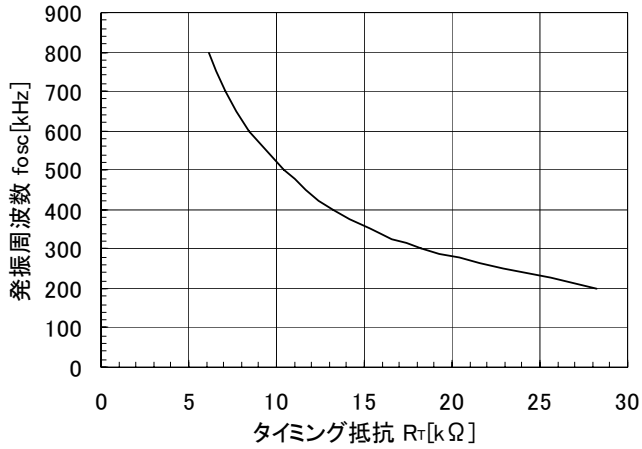
※8-2立下がり時間は振幅の50~90%の時間です。

(9) 全デバイス						
項目	記号	測定条件	MIN.	TYP.	MAX.	単位
平均消費電流	I _{CCOP}	全チャンネル スイッチング時 R _T =9.0kΩ (560kHz相当)		7	9	mA
		R _T =5.7kΩ(850kHz相当)		8	11	
	I _{CCD100}	全チャンネル停止時		4		mA

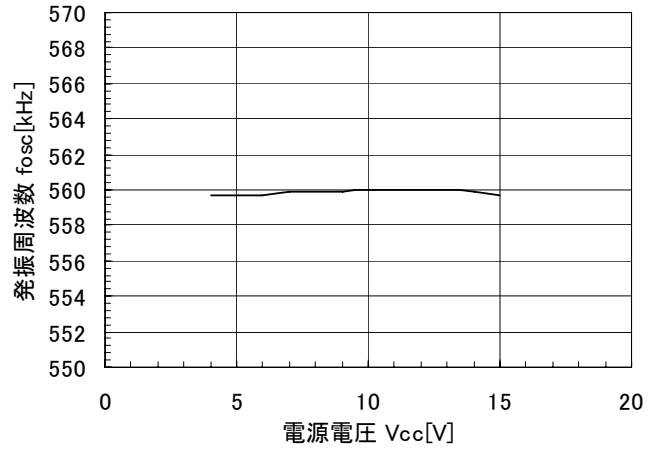
7. 特性曲線

(特に指定の無い場合、 $V_{CC}=12V, T_a=25^{\circ}C, R_T=9k\Omega$)

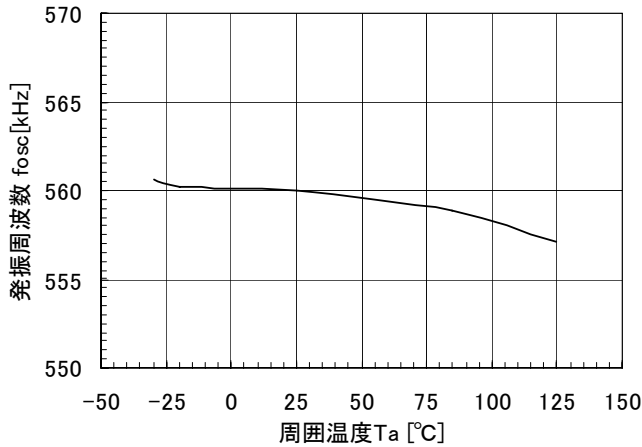
発振周波数-タイミング抵抗特性



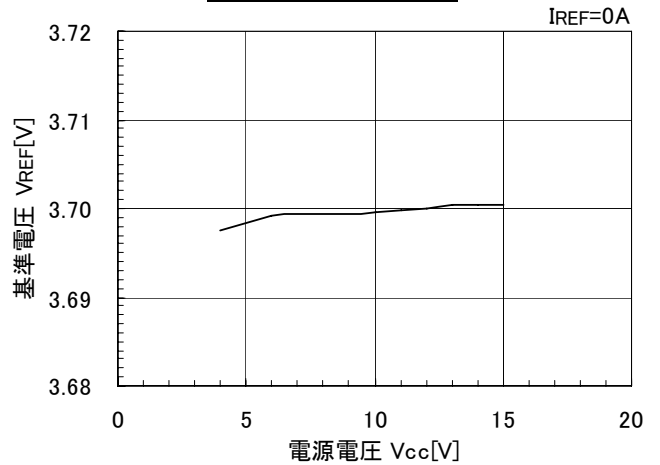
発振周波数-電源電圧特性



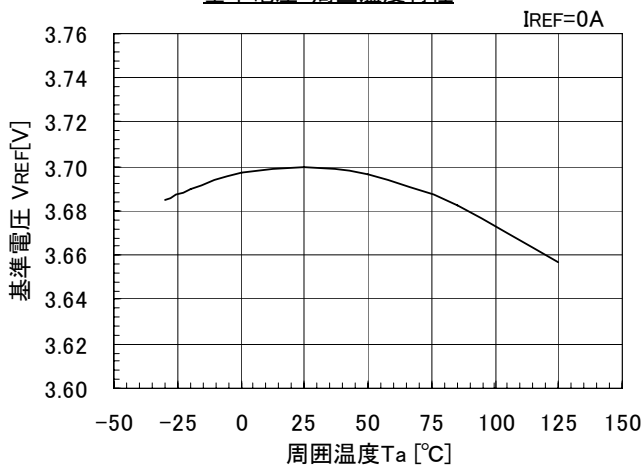
発振周波数-周囲温度特性



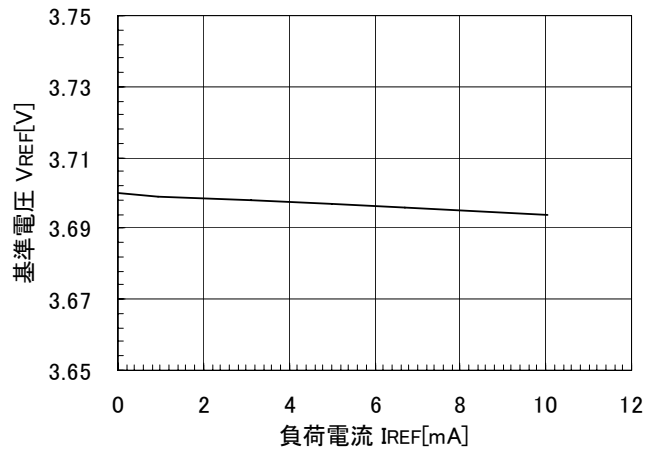
基準電圧-電源電圧特性



基準電圧-周囲温度特性

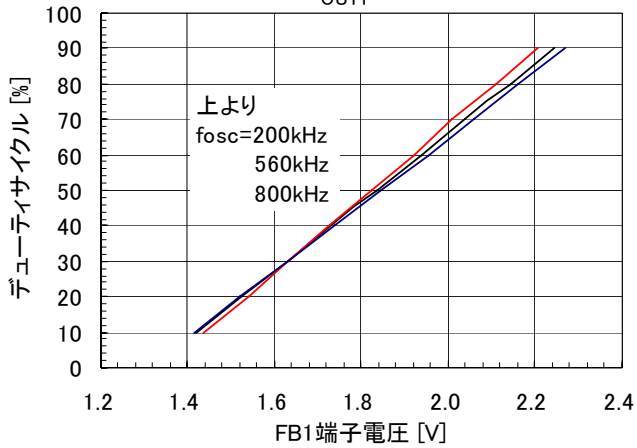


基準電圧-負荷電流特性



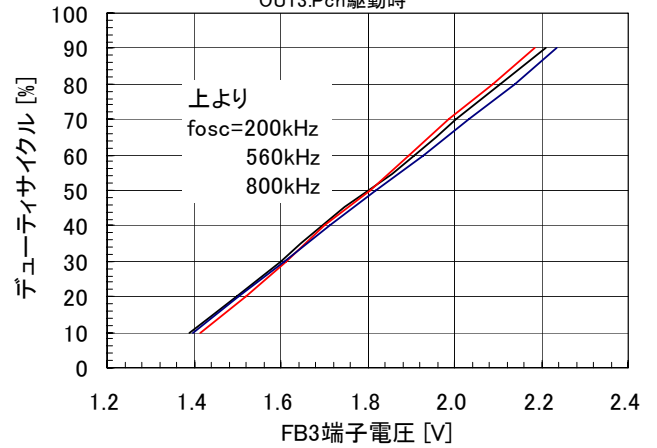
FB端子電圧-デューティサイクル特性

OUT1



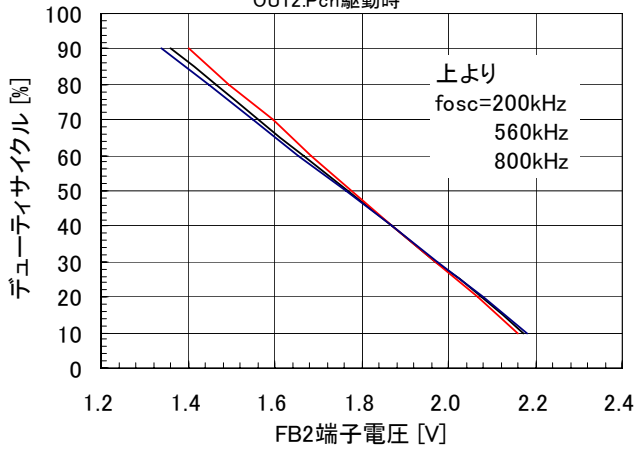
FB端子電圧-デューティサイクル特性

OUT3:Pch駆動時



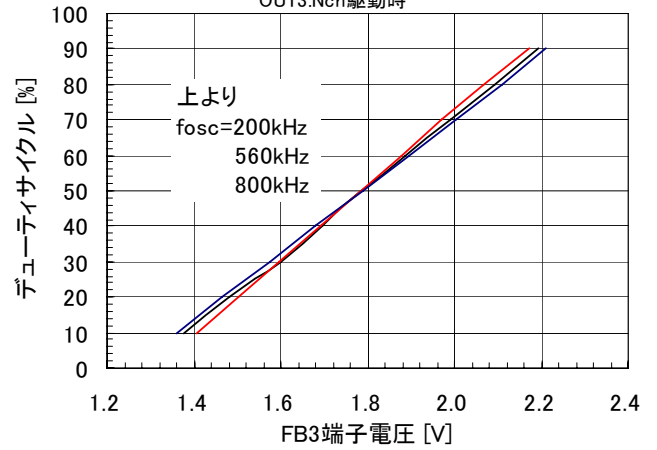
FB端子電圧-デューティサイクル特性

OUT2:Pch駆動時



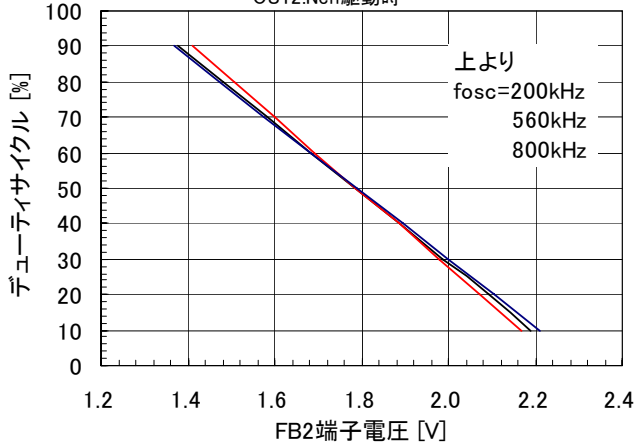
FB端子電圧-デューティサイクル特性

OUT3:Nch駆動時

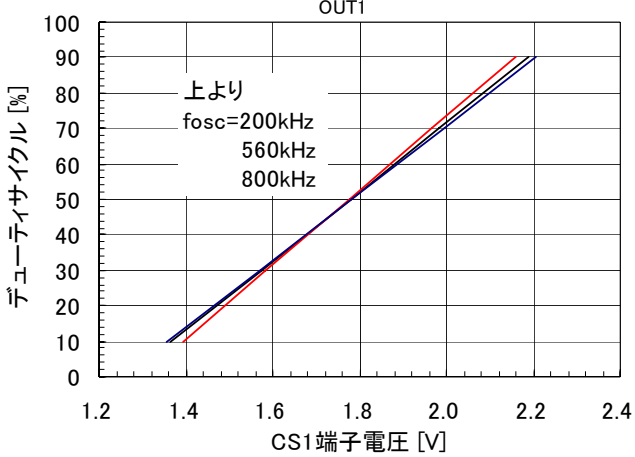


FB端子電圧-デューティサイクル特性

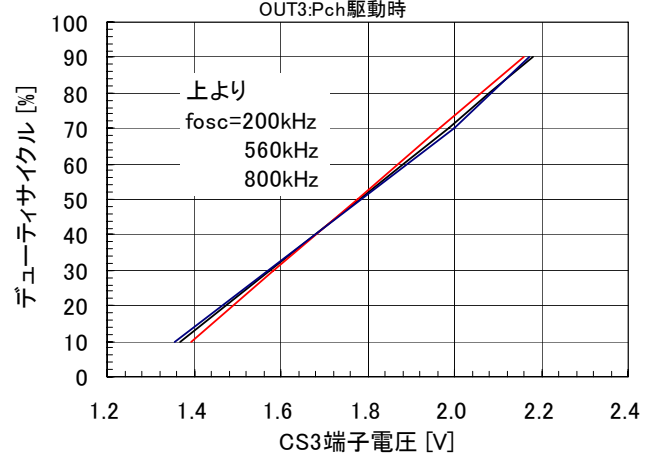
OUT2:Nch駆動時



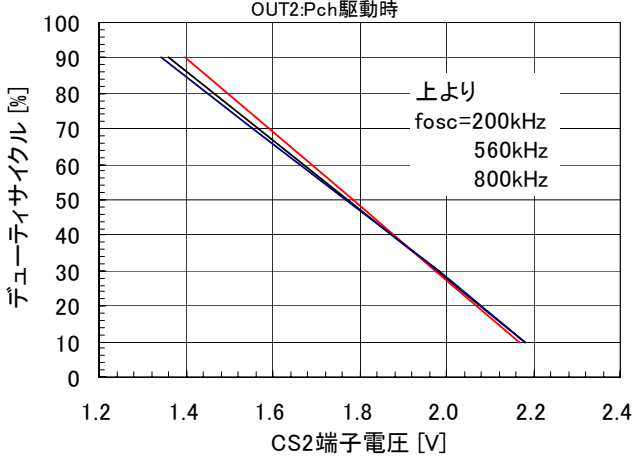
CS端子電圧-デューティサイクル特性



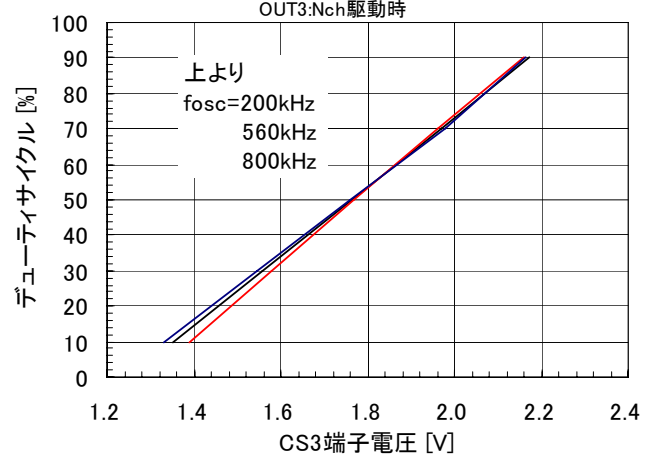
CS端子電圧-デューティサイクル特性



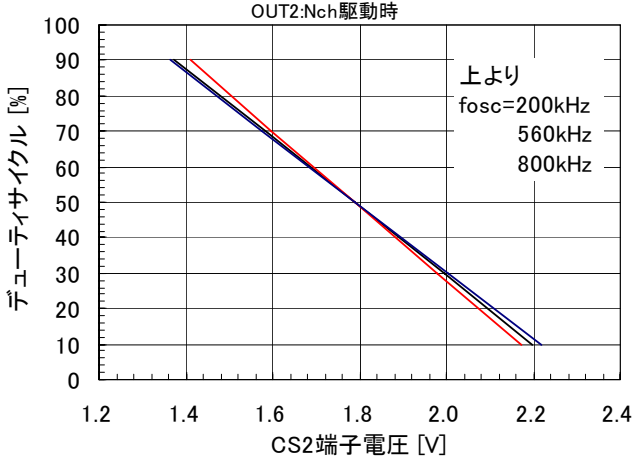
CS端子電圧-デューティサイクル特性



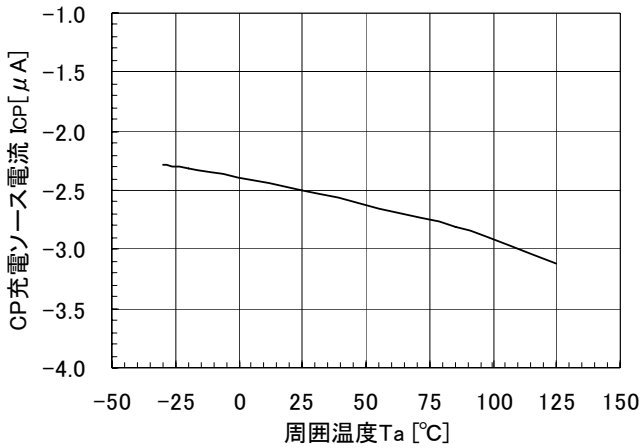
CS端子電圧-デューティサイクル特性



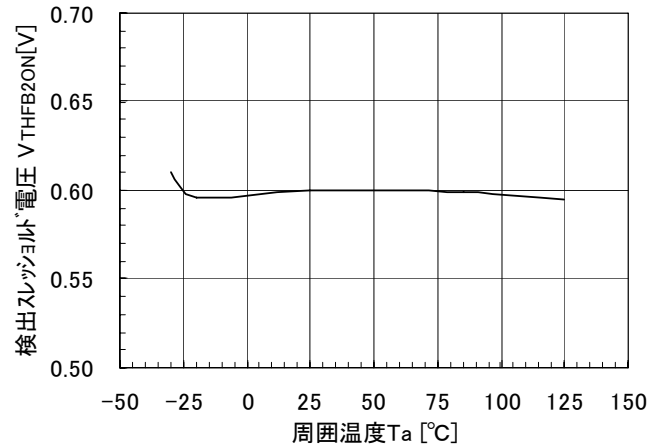
CS端子電圧-デューティサイクル特性



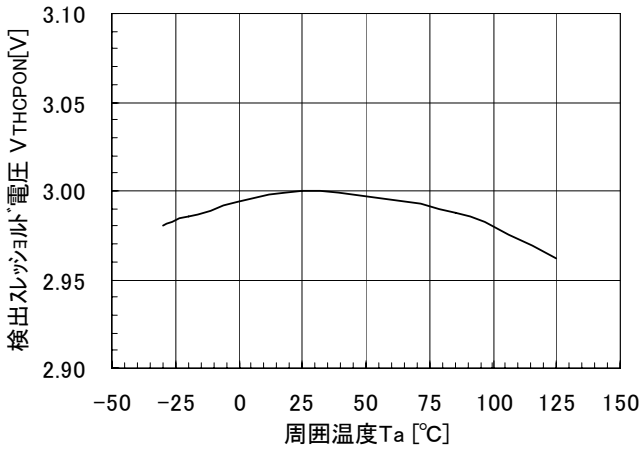
CP充電ソース電流-周囲温度特性



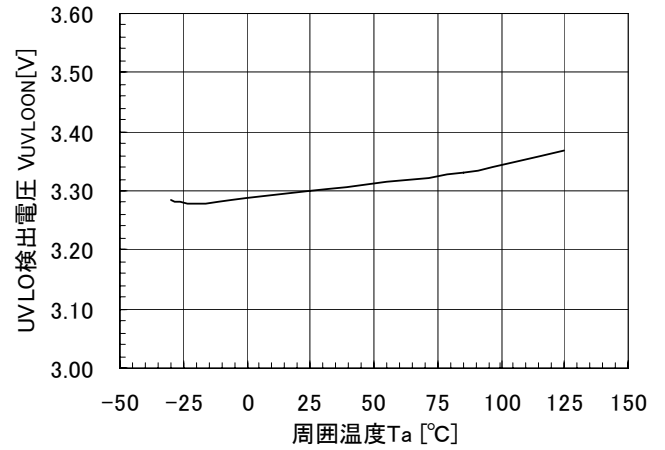
FB2タイマラッチ検出スレッシュルト電圧-周囲温度特性



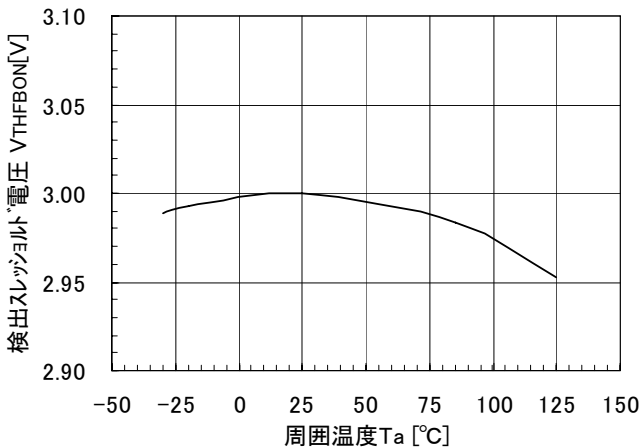
CPタイマラッチ検出スレッシュルト電圧-周囲温度特性



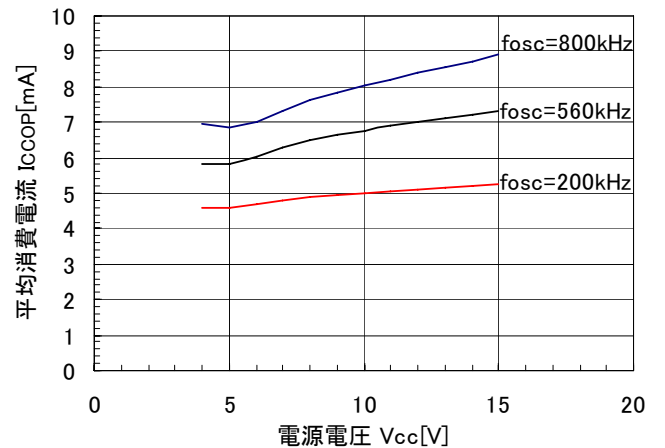
UVLOスレッシュルト電圧-周囲温度特性



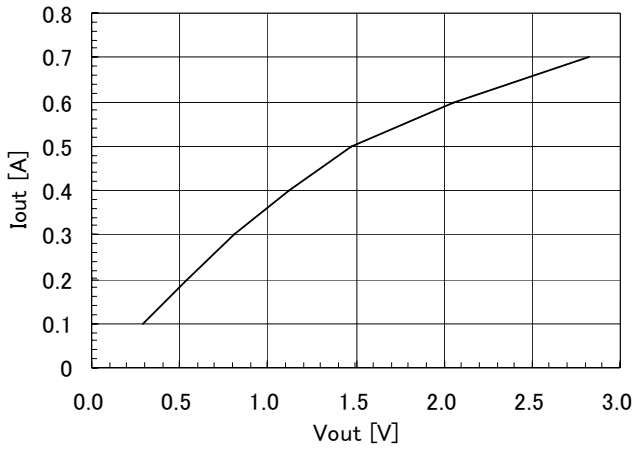
FB1/3タイマラッチ検出スレッシュルト電圧-周囲温度特性



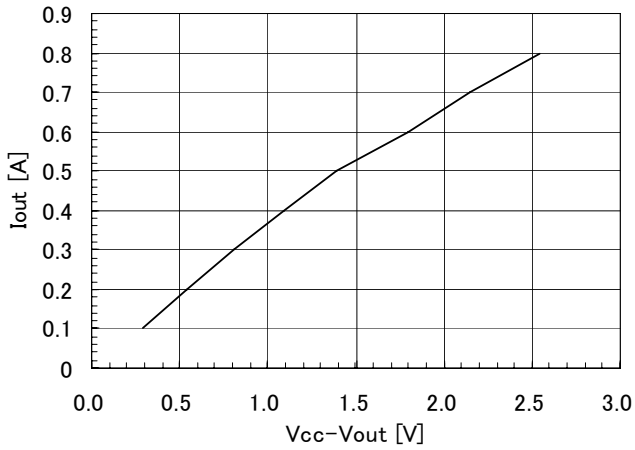
平均消費電流-電源電圧特性



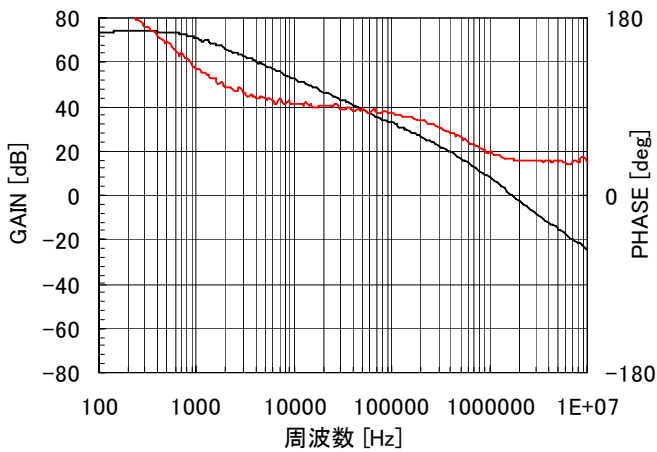
OUT端子Low側出力 VI特性



OUT端子High側出力 VI特性



誤差増幅器周波数特性



8. 各ブロックの動作説明

(1) 基準電圧部

基準電圧部は Vcc 電圧より温度補償された基準電圧 3.7V±1%を生成します。この基準電圧は低電圧誤動作防止回路(UVLO)が解除された時点で出力し、電源電圧(Vcc)が約 4.0V 以上で安定化されます。

基準電圧(VREF)は、VREF 端子より外部に出ており安定化された電源としてエラーアンプの基準電圧及び最大デューティの設定に利用します。その時の出力電流は VCC=4.5~8V で使用される場合は 1mA 以下、VCC=8~V で使用される場合は 7mA 以下としてください。また、この電圧は IC 内部回路全ての制御電源を兼ねています。VREF 端子には安定化用コンデンサ CREF を接続する必要があります。(容量は推奨動作条件参照)

(2) 三角波発振器部

内蔵コンデンサの充放電を用いた三角波発振器であり、発振周波数は RT 端子に接続される抵抗値で任意に設定できます(図 1)。

発振電圧は、約 1.3V と 2.3V の間で繰り返され充電、放電の傾きはほぼ同じです(図 2)。

発振周波数は、RT 端子に接続する抵抗 RT でこの傾きを変化させて任意に設定します(RT 大=周波数低い、RT 小=周波数高い)。

この発振波形は端子が無いため外部からは観測できません。RT 端子には約 1V の直流電圧が出力されています。

発振器の出力は PWM コンパレータへ入力されます。

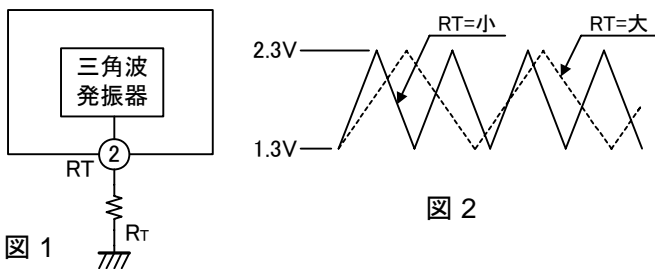


図 1

図 2

(3) 誤差増幅器部(エラーアンプ)

エラーアンプ1~3 は、IN1-端子(7番)、IN2-端子(20番)、IN3-端子(23番)が反転入力端子であり、非反転入力は IN1+(6番)、IN2+(21番)、IN3+(24番)となっています。この端子は全て外部に出されており、外部回路構成により種々の回路方式に対応が可能です。FB 端子(8番、19番、22番)はエラーアンプの出力であり、IN-端子との間に C, R を接続することによりゲイン設定及び位相補償を

行います(図 3)。

各出力電圧に対応する接続は設計上のアドバイスを参照ください。

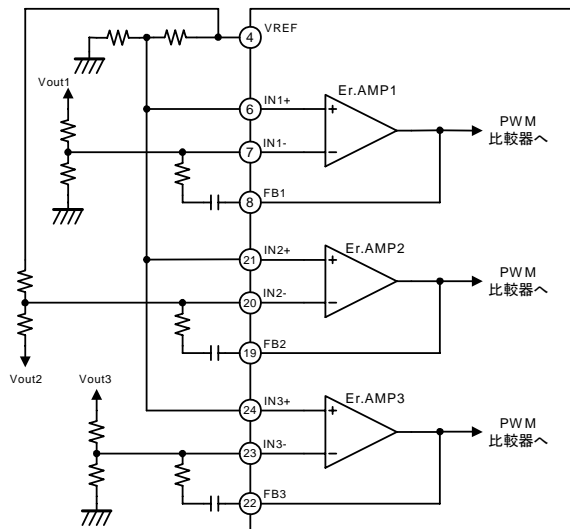


図 3

(4) PWM コンパレータ部

PWM 出力は三角波とエラーアンプの出力(FB1, FB2, FB3)及び CS 電圧(CS1, CS2, CS3)により PWM 信号を発生します(図 4)。

ch1, ch3 は、三角波発振器の出力波形と FB, CS 電圧を比較し低いほうが優先され、PWM 出力 1, 3 は三角波出力波形より低い期間に Low、高い期間に High となります。ch2 は、ch1, ch3 と逆相になり、FB2, CS2 を比較し高いほうが優先され PWM 出力 2 は三角波出力波形より低い期間に High、高い期間に Low となります(PWM 出力波形は外部より観測できません)。

尚、パルス幅が狭くなる最大デューティ及び最小デューティ付近では PWM コンパレータの性能により CS 電圧及び FB 電圧に対してデューティの変化がリニアではなくなりますので注意してください。

出力 OUT2, OUT3 は SEL 端子の状態により出力位相が変わります(図 6 参照)。

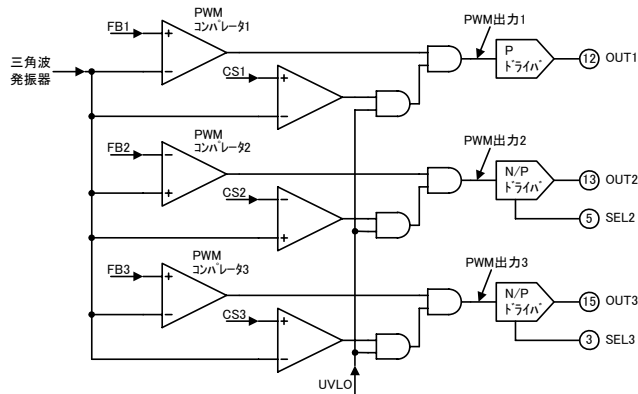


図 4

(5) ソフトスタート回路部

起動時の DC-DC コンバータ回路の異常動作を防止するためにソフトスタート機能を備えています。CS1 端子(11番)は ch1 用、CS2 端子(14番)は ch2 用、CS3 端子(16番)は ch3 用です(図 5)。

CS1、CS3 端子は電源電圧 V_{CC} が印加され UVLO が解除されると、VREF 端子に接続された抵抗 R_{CS1} 及び R_{CS3} によりコンデンサ C_{CS1} 及び C_{CS3} を充電し電圧が徐々に上昇します。CS2 端子は抵抗 R_{CS2} によりコンデンサ C_{CS2} を充電し CS2 端子電圧が徐々に下降します。この CS1、CS2、CS3 端子は PWM 比較器に入力されておりパルスが徐々に広がりソフトスタートがかかります(図 6)。

また、この CS 端子電圧を制限することで最大デューティを設定できます。詳細は、設計上のアドバイスを参照下さい。

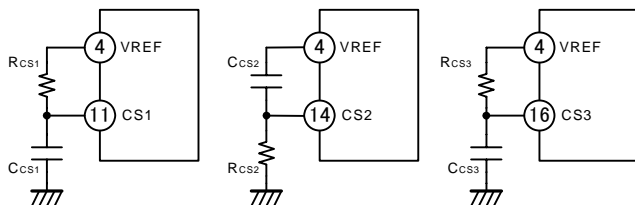


図 5

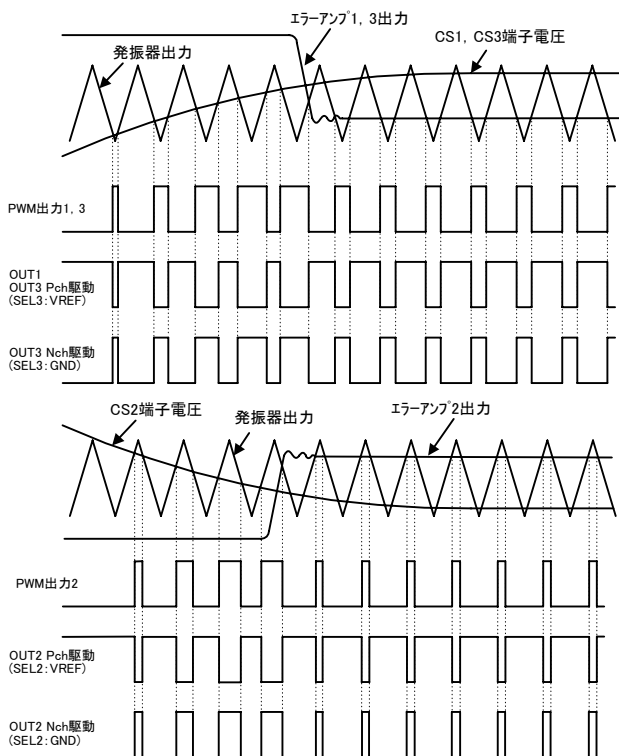


図 6

(6) タイマラッチ短絡保護回路部

DC-DC コンバータ回路の出力短絡等で出力電圧がある時間低下した場合、全チャンネルのスイッチングを停止させるタイマラッチ短絡保護機能を内蔵しています。CP 端子にはタイマラッチ動作のディレイ時間を設定するためのコンデンサ C_{CP} が接続されます(図 7)。

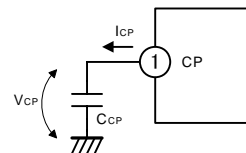


図 7

DC-DC コンバータ回路の各チャンネルのいずれかが出力短絡等の原因で出力電圧が不足した場合、FB 端子電圧は ch1 及び ch3 側は VREF 電圧付近まで上昇、ch2 側は 0V 付近まで下降します。ch1、ch3 の場合は FB 電圧が 3.2V(max.)以上、ch2 の場合は FB2 電圧が 0.4V(min.)以下を検出して、CP 端子に接続されたコンデンサ C_{CP} へ定電流充電(2.5 μ A typ.)が開始されます。出力不足が解消されないとコンデンサ C_{CP} への充電が続き CP 端子電圧が 3.2V(max.)を越えると異常と判断し、全チャンネルのスイッチングを停止します(図 8)。この時 IC は OFF ラッチモードとなり消費電流は 4mA(typ.)となります。

出力短絡から短絡保護が動作するまでの時間 t_p は

$$t_p[s] = C_{CP} \times \frac{V_{THCPON}}{I_{CP}}$$

ここで、

V_{THCPON} : CPタイマラッチ検出スレッシュホールド電圧[V]

I_{CP} : CP充電ソース電流[μ A]

C_{CP} : CP端子コンデンサ容量[μ F]

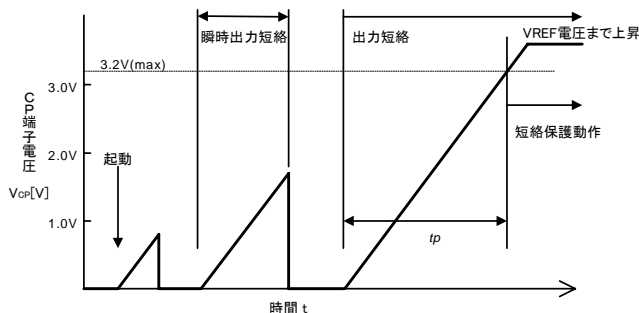


図 8

で求められます。

短絡保護のラッチ動作のリセットは、CP 端子、VCC 端子、のいずれかを以下の条件にすることで行います。

- ・CP 電圧=0V
- ・VCC 電圧=UVLO 電圧(3.3V typ.)以下

尚、タイマラッチ機能を使用しない場合 CP 端子は GND に接続してください。

(7)出力回路部

出力部はプッシュプル構成になっており MOSFET を直結できます。OUT 端子のピーク電流は最大シンク+800mA、最大ソース- 800mA です。また、NPN,PNP トランジスタ駆動も可能であり、その時の最大連続電流は±50mA です。尚、出力電流の値は、許容損失を考慮して設計してください(設計上のアドバイス参照)。

SEL 端子(3 番端子、5 番端子)の使い方によって、ドライブする外付け素子のタイプを切替えることができます。SEL 端子を GND 接続で Nch 駆動、VREF 接続で、Pch 駆動となります。

Pch 駆動で降圧回路または極性反転回路を構成することができ、Nch 駆動で昇圧回路を構成することができます。

尚、SEL 端子はオープンでは使用しないでください。必ず GND か VREF に接続してください。

(8)低電圧誤動作防止回路部(UVLO)

電源電圧低下時の回路誤動作を防止するために、低電圧誤動作防止回路を内蔵しています。電源電圧を 0V から上昇していくと、Vcc=3.3V(typ.)で動作を開始します。電源電圧下降時は Vcc=3.2V(typ.)で出力を遮断します。この時 CS1 及び CS3 端子は Low レベル、CS2 端子は High レベルになりリセットされます。

9. 設計上のアドバイス

(1) 発振周波数の設定

発振周波数の設定は、各ブロックの動作説明の(2)の様に、RT 端子に接続される抵抗値で任意に決定できます。発振周波数は 200kHz~800kHz の間で設定してください。RT に対する発振周波数は、特性曲線の『発振周波数-タイミング抵抗特性』で求めるか、概略次の式で求められます。

$$f_{osc} = 4.1 \times 10^3 \times R_T^{-0.905}$$

$$R_T = \left(\frac{4.1 \times 10^3}{f_{osc}} \right)^{1.105}$$

ここで、fosc: 発振周波数[kHz]

RT : タイミング抵抗[kΩ]

尚、本計算式は概略の値を求める目安であり、その値を保証するものではありません。IC の特性ばらつき、ノイズ、外付け部品等の条件により動作周波数が左右されます。定数決定の際には実際のセットで動作確認をしてください。

また、RT 端子は高インピーダンスな端子でノイズの影響を受けやすいため、タイミング抵抗 RT は短い配線で RT 端子、GND 端子の直近に接続してください。

(2) ソフトスタート時間の目安

CS 端子に充電が開始されてからデューティが n% 開く時間 ts は概略次式で求めることができます。

(各記号は図 5 による)

CS1 の場合

$$ts1[ms] = R_{CS1} \cdot C_{CS1} \cdot \ln \left(\frac{V_{REF}}{V_{REF} - V_{CS1n}} \right)$$

CS2 の場合

$$ts2[ms] = R_{CS2} \cdot C_{CS2} \cdot \ln \left(\frac{V_{REF}}{V_{REF} - V_{CS2n}} \right)$$

CS3 の場合

$$ts3[ms] = R_{CS3} \cdot C_{CS3} \cdot \ln \left(\frac{V_{REF}}{V_{REF} - V_{CS3n}} \right)$$

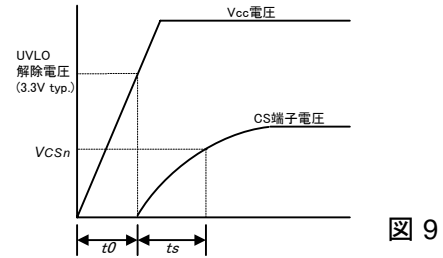
で求められます。

ここで、CCS1, CCS2, CCS3: コンデサ容量[μF]

RCS1, RCS2, RCS3: 抵抗[kΩ]

VCS1n, VCS2n, VCS3n は n% のデューティにおける CS1, CS2 及び CS3 端子電圧であり、動作周波数により変化します。この値は特性曲線『CS 端子電圧-デューティサイクル特性』より求めてください。

尚、CS 端子の充電開始は UVLO が解除されてから始まります。従って、電源電圧 Vcc 投入時からの時間は、図 9 の様に t0 が加算されますので御注意ください。



ソフトスタートのリセットは、電源電圧 Vcc が UVLO 電圧(3.3V typ.)以下になる事で IC 内部スイッチにより CS 端子電圧の放電を行います。電源電圧再起動時にこの CS 端子電圧が十分放電されていないとソフトスタートが掛からない場合がありますので注意してください。

(3) 最大デューティの設定

DC-DC コンバータ回路で最大デューティの制限が必要な場合は図 10 の様に VREF 端子より、抵抗分圧で CS 端子電圧を設定することでパルス幅を制限する事ができます。この時 CS 端子電圧に対するデューティは特性曲線『CS 端子電圧-デューティサイクル特性』の様に動作周波数により変わりますので、動作周波数に応じて設定してください。最大デューティを制限した場合の CS 端子の動作は図 11 の様になり、ソフトスタート時間の目安は概略以下の様になります。

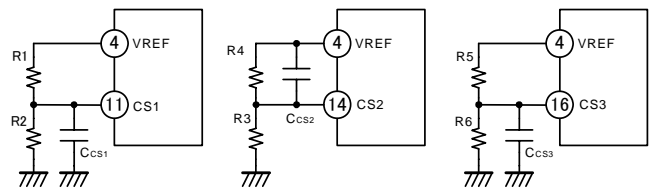


図 10

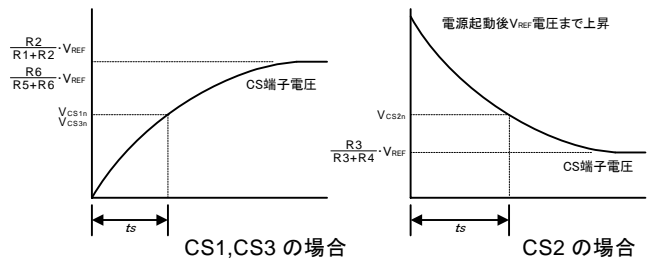


図 11

CS1 の場合

$$ts1[ms] = R0 \cdot C_{CS1} \cdot \ln\left(\frac{V_{CS1}}{V_{CS1} - V_{CS1n}}\right)$$

$$R0 = \frac{R1 \cdot R2}{R1 + R2} \quad V_{CS1} = \frac{R2}{R1 + R2} \cdot V_{REF}$$

CS2 の場合

$$ts2[ms] = R0 \cdot C_{CS2} \cdot \ln\left(\frac{V_{REF} - V_{CS2}}{V_{CS2n} - V_{CS2}}\right)$$

$$R0 = \frac{R3 \cdot R4}{R3 + R4} \quad V_{CS2} = \frac{R3}{R3 + R4} \cdot V_{REF}$$

CS3 の場合

$$ts3[ms] = R0 \cdot C_{CS3} \cdot \ln\left(\frac{V_{CS3}}{V_{CS3} - V_{CS3n}}\right)$$

$$R0 = \frac{R5 \cdot R6}{R5 + R6} \quad V_{CS3} = \frac{R6}{R5 + R6} \cdot V_{REF}$$

で求められます。

ここで $C_{CS1}, C_{CS2}, C_{CS3}$: コンデサ容量 [μF]
 $R1 \sim R6$: 抵抗 [$k\Omega$]

尚、本 IC は最小デューティサイクル及び最大デューティサイクル付近でのデューティの変化が大きくなります。本現象は動作周波数が高い場合(パルスの幅が狭い時)に特に顕著に発生しますので、高周波で使用される場合は十分注意してください。

(4) 出力部のプルアップ/プルダウン抵抗

出力部を制御する電源は V_{REF} 電圧より供給されており、この電圧は電源電圧が $UVLO$ 電圧以下では確立されていません。従いまして電源電圧が $UVLO$ 電圧以下では OUT 端子は不定状態になります。

電源回路の入出力条件でこの様な状態が問題になる場合は、プルアップ抵抗/プルダウン抵抗を接続してください(図 12)

(5) 外付け部品の制約条件及び推奨動作条件

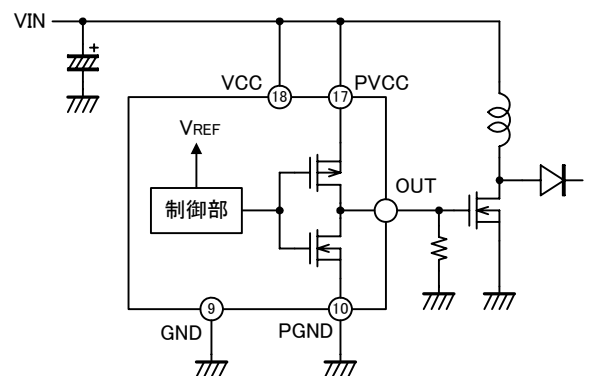
安定動作のため、本 IC の V_{CC} , PV_{CC} , V_{REF} , CS , CP の各端子に接続される部品定数は、推奨動作条件の範囲内で設定してください。また、各端子の印加電圧及び電流も推奨動作条件内で使用してください。

$OUT1$, $OUT2$, $OUT3$ 及び V_{REF} 端子と V_{CC} 端子間には PchMOSFET が内蔵されています。この PchMOSFET には寄生ダイオードが構成されていますので、 $OUT1$, $OUT2$, $OUT3$ 及び V_{REF} 端子電圧が V_{CC} 電圧より高くなった場合、各端子より V_{CC} 端子側へ電流が流れますので御注意ください。

(6) 出力段の能力について

本 IC の出力段の能力は、シンク電流: 800mA, ソース電流: 800mA となっています。外付けされるスイッチング素子によってはスイッチングスピードに影響してきますので、特に高周波で使用される場合には御注意ください。また、能力が足りない場合はバッファ回路を構成すると対策は可能です。

Nch 駆動の場合



Pch 駆動の場合

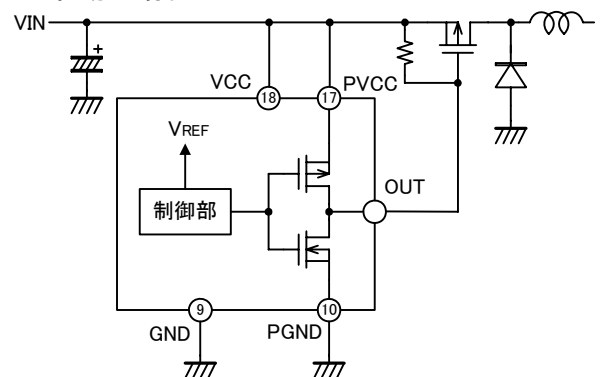


図 12

(7) IC の損失

IC の損失は直接測定しにくいいため、ここでは MOSFET 直結時の損失を計算で概略求める例を示します。

電源電圧 V_{cc} 、IC の消費電流を I_{CCOP} 、駆動する MOSFET のゲート入力電荷量を Q_g 、スイッチング周波数を f_{sw} とすると、1ch あたりの損失 P_d は、

$$P_d \approx V_{cc} \times (I_{CCOP} + Q_g \times f_{sw})$$

で求められます。

尚、ここで使用する値には、電源電圧依存性、温度依存性、バラツキ等が考えられますので、これらを考慮の上全条件範囲で十分検証してください。

例)

$V_{cc}=12V$ 、 $f_{sw}=560kHz$ の場合、特性曲線より標準的な IC の場合、 $I_{CCOP}=7mA$ であり、駆動する MOSFET を $Q_g=10nC$ とすると 1ch あたりの損失は

$$P_d \approx 12 \times (7mA + 10nC \times 560kHz) \approx 151mW$$

となり、3ch と同じ条件の MOSFET を駆動した場合 $Q_g \times f_{sw}$ が 3 倍になり

$$P_d = 12 \times \{7mA + 3 \times (10nC \times 560kHz)\} \approx 286mW$$

となります。

(8) バイポーラ駆動の場合の注意点

スイッチング素子にバイポーラトランジスタを使用する場合は、内部に制限抵抗が入っていないため過大な電流が流れ焼損の恐れがあります。バイポーラトランジスタを駆動する場合は必ずベース抵抗を接続してください(図 14)。この時、OUT 端子の出力電流は 50mA(連続)以下で使用してください。また、スイッチングスピードアップのためには、コンデンサ C_B を接続すると効果的です。

(9) ON/OFF 制御について

本 IC は、タイマラッチ機能を有効にしている場合、CS 端子を利用しての ON/OFF コントロールはできません。CS 端子を使用して ON/OFF コントロールを行う場合は CP 端子を GND に接続してタイマラッチ機能を無効にしてください。図 13 にその場合の ON/OFF 制御の方法を示します。

ch1 の場合は CS1 端子電圧、ch3 の場合は CS3 端子電圧を GND レベルに引き下げ、ch2 の場合は、CS2 端子電圧を V_{REF} 電圧に引き上げることで、デューティ=0%状態となり出力が OFF されます。ON 時は、CS 端子を開放することにより、再びソフトスタート動作となり出力電圧が発生します。

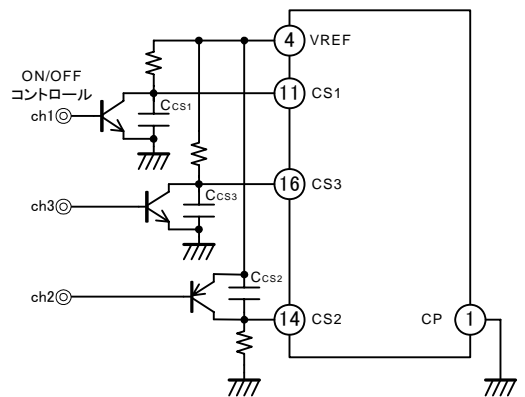


図 13

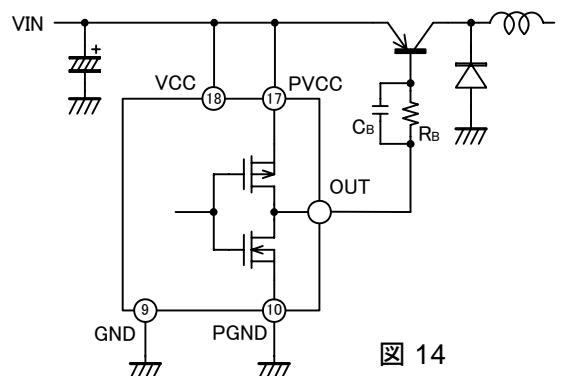
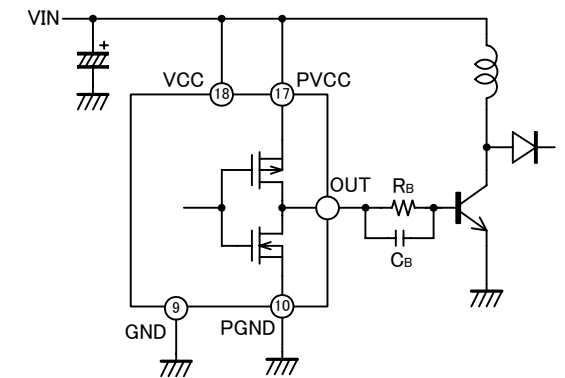


図 14

(10)DC-DC コンバータの出力電圧設定

図 15～17 に各チャネルの DC-DC コンバータの出力電圧を設定する方法を示します。

・チャネル別対応可能アプリケーション

Ch1	降圧、極性反転
Ch2	降圧、昇圧、極性反転、フライバック
Ch3	降圧、昇圧、極性反転、フライバック

VREF 端子電圧より抵抗分圧した基準電圧を V1,V2,V3 とすると

正出力(降圧、昇圧、フライバック)を構成する場合の出力電圧は、

Ch1 の場合(図 15,図 16)

$$V_{out1} = \frac{R10 + R11}{R11} \times V1$$

Ch2 の場合(図 16,図 17)

$$V_{out2} = \frac{R20 + R21}{R21} \times V2$$

Ch3 の場合(図 15,図 17)

$$V_{out3} = \frac{R30 + R31}{R31} \times V3$$

で求められます。

負出力(極性反転)を構成する場合の出力電圧は

Ch1 の場合(図 17)

$$V_{out1} = \frac{R10 + R11}{R10} \times V1 - \frac{R11}{R10} \times V_{REF}$$

Ch2 の場合(図 15)

$$V_{out2} = \frac{R20 + R21}{R20} \times V2 - \frac{R21}{R20} \times V_{REF}$$

Ch3 の場合(図 16)

$$V_{out3} = \frac{R30 + R31}{R30} \times V3 - \frac{R31}{R30} \times V_{REF}$$

で求められます。

抵抗比は、

$$\frac{R10}{R11} = \frac{V_{REF} - V1}{V_{out1} + V1}$$

で求められます。但し、Vout の電圧は絶対値で計算してください。(Vout2,Vout3 も同様)

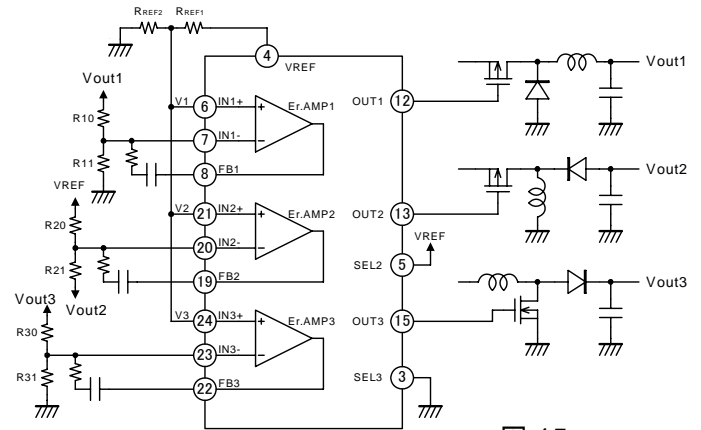


図 15

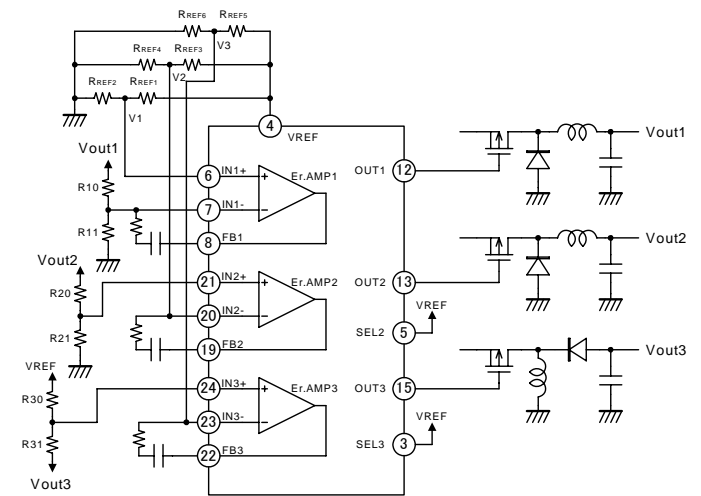


図 16

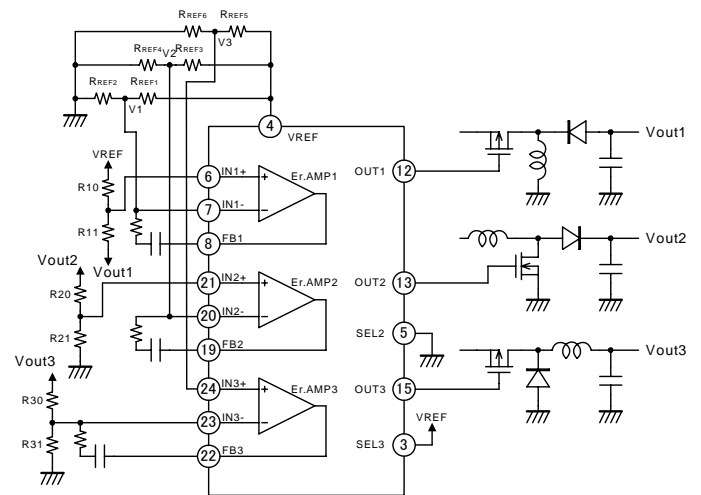


図 17

(11) 負電圧印加防止

IC の各端子に大きなマイナス電圧が印加されると、IC 内部の寄生素子が動作し、誤動作の原因になる場合があります。各端子に加わる電圧は、-0.3V 以下にならない様に御注意ください。

特に OUT 端子の場合、MOSFET がターンオフした後に発生する電圧の振動が、MOSFET の寄生素子を通して OUT 端子に印加され、OUT 端子にマイナス電圧が加わる場合があります。この電圧が-0.3V 以下となる場合には、図 18 に示すように OUT 端子とGND間にショットキーバリアダイオードを追加してください。OUT 端子に加わる電圧をショットキーバリアダイオードの順方向電圧で抑えることが可能です。

また、極性反転回路を構成する場合、瞬低等で VREF 電圧が OFF 状態で、DC-DC コンバータのマイナス出力電圧が残っていると、VREF 端子に大きなマイナス電圧がかかり、再起動時に誤動作の恐れがあります。この様な動作モードがある場合は、マイナス電圧が完全に放電してから起動するか、図 19 の様に VREF 端子にショットキーバリアダイオードを追加してください。いずれの場合もショットキーバリアダイオードには、順方向電圧の低いものを使用してください。

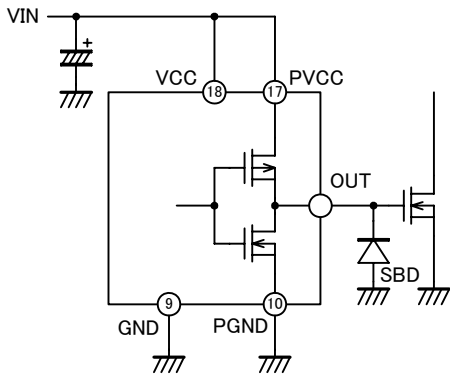


図 18

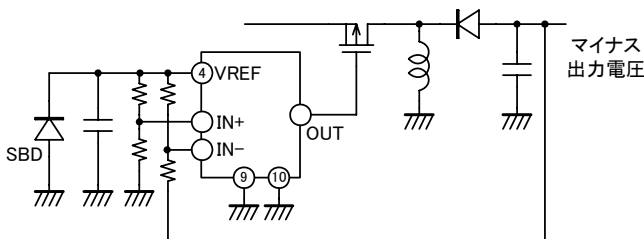


図 19

(12) 起動時の ON パルス

電源起動時、Vcc 端子、PVCC 端子に印加される電圧の立ち上がりが急峻であると、OUT 端子に数十 μsec 程度の ON パルスが発生します。これは、Vcc 印加後、内部制御電源の VREF が動作を開始する電圧(約 1V)になる前では IC 内部動作は不定状態にあり、この間にドライバ段の電圧 PVCC が印加される事により、ONパルスが発生するものです。

この現象は、Vcc 電圧が 12V まで立上る時間が数十 μsec ~ 数百 μsec 以下という急峻な立ち上がりの場合に発生しますので、この様な条件がある場合はヒューズ切れ等の問題無いことを御確認ください。尚、Vcc 電圧の立ち上がりが急峻で無ければ ON パルスは発生しません。

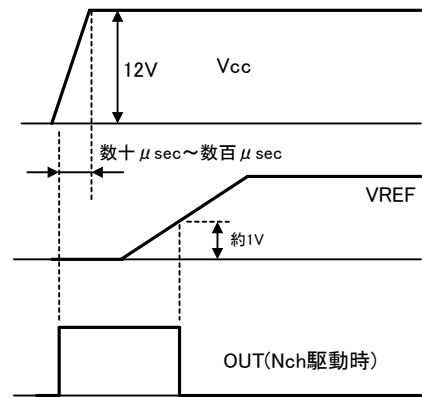


図 20

(13) 位相補償の考え方

スイッチング電源は、電圧帰還アンプ(エラーアンプ)により出力電圧の監視を行い、閉ループを構成し負帰還により電圧の安定化を行っています。その負帰還回路には、平滑フィルタ等による位相遅れ、メインスイッチング素子等によるゲインが含まれており、それらの合計が閉ループ内の位相及びゲインになります。位相とゲインは周波数特性を持っており、負帰還回路では、位相が 180° 遅れる周波数に対するゲインが 0dB 以上残っていると回路は発振します。これを防ぐためにエラーアンプの位相及びゲインの調整を行う必要があります(図 21)。特にスイッチング電源は高速に ON/OFF を繰り返しているため、その出力には微小な高周波成分が含まれており、必要以上に周波数特性を伸ばしたエラーアンプの設定にすると、不安定動作を起こし、場合によっては発振します。

位相が 180° 回る時のゲインをゲイン余裕、ゲインが 0dB になる時の位相を位相余裕といい、一般的にゲイン余裕は 10dB、位相余裕は 50° 以上ある

ことが望ましいとされており、位相補償を行う際には、この条件になる様に設定します(図 22)。

但し、ゲイン余裕、位相余裕と過渡応答(負荷急変等)は、トレードオフの関係がありゲイン余裕及び位相余裕を多く取ると過渡応答が悪くなり、出力電圧のオーバーシュート及びアンダーシュートが大きくなります。

定数の設定は、出力フィルタ等の定数のよって条件は大きく変わりますので一概には言えませんが、一般的に抵抗 R_{FB} は数 $k\Omega$ ~ 数十 $k\Omega$ 、コンデンサ C_{FB} は数 nF ~ 数十 nF 程度の中で調整されています。但し、スイッチング電源の動作は、負荷条件、デューティサイクル、温度特性等様々な条件によって大きく変わってきますので、定数を設定される場合は、実機にて実負荷条件に合わせて決定する必要があります。

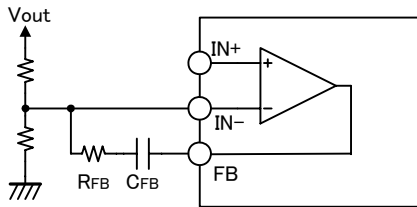


図 21

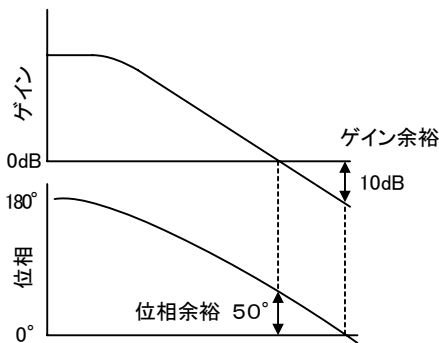
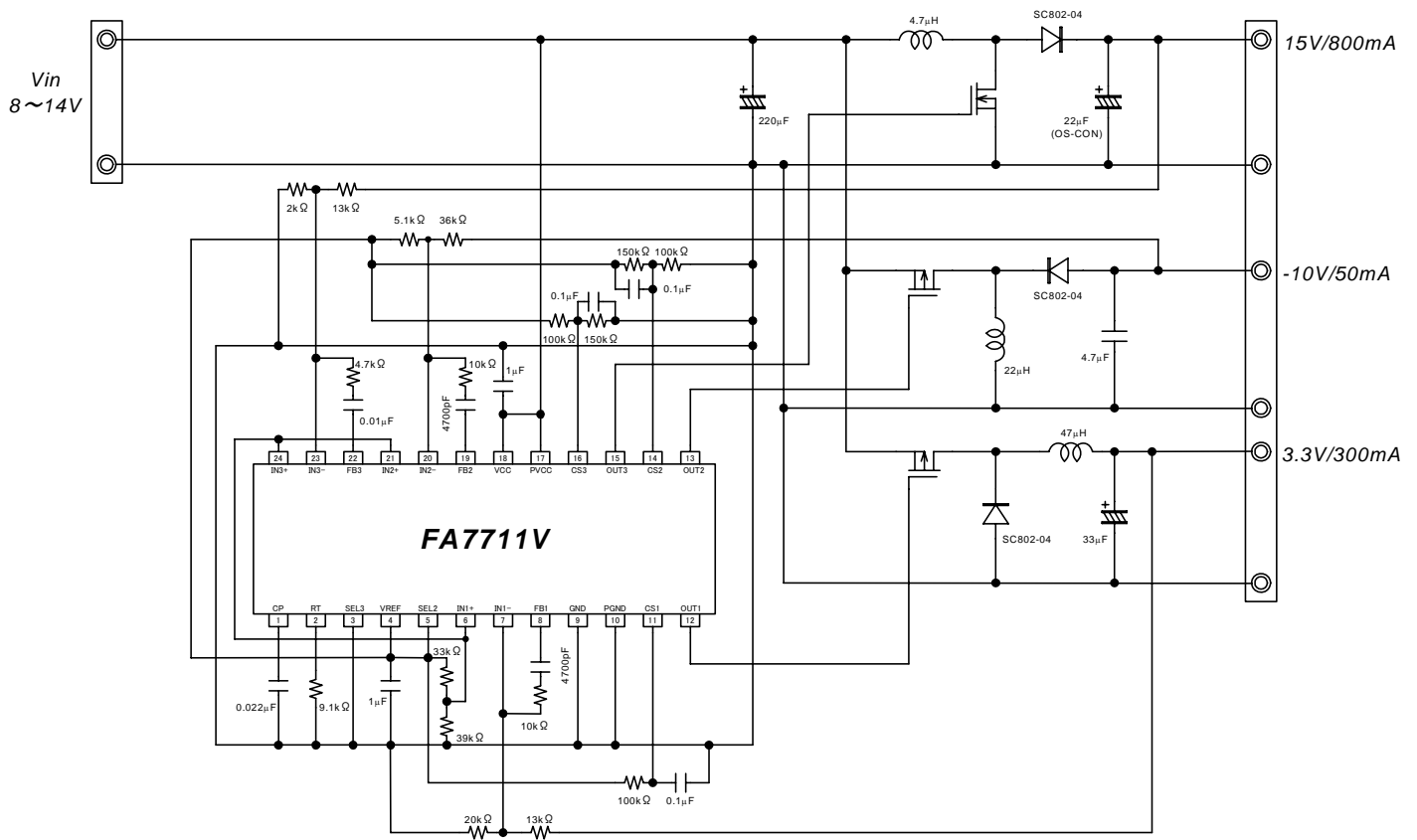


図 22

10. 応用回路例



本定数は、参考値であり特性を保証するものではありません。
定数及び部品は、実使用条件に合わせて決定してください。